



JTM

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Dong-Gyu KIM

Art Unit: 2811

Appl. No.: 10/815,788

Examiner: TBD

Confirmation No. 9930

Filed: April 2, 2004

Atty. Docket: 6192.0368.US

For: **LIQUID CRYSTAL DISPLAY, THIN
FILM TRANSISTOR ARRAY PANEL
THEREFOR, AND MANUFACTURING
METHOD THEREOF**

Claim For Priority Under 35 U.S.C. § 119 In Utility Application

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Sir:

Priority under 35 U.S.C. § 119 is hereby claimed to the following priority document(s), filed in a foreign country within twelve (12) months prior to the filing of the above-referenced United States utility patent application:

Country	Priority Document Appl. No.	Filing Date
KOREA	10-2003-0021311	April 4, 2003

A certified copy of Korean Patent Application No. 10-2003-0021311 is submitted herewith. Prompt acknowledgment of this claim and submission is respectfully requested.

Respectfully submitted,



Hae-Chan Park,
Reg. No. 50,114

Date: August 23, 2004

McGuireWoods LLP
1750 Tysons Boulevard, Suite 1800
McLean, VA 22102
Telephone No. 703-712-5365
Facsimile No. 703-712-5280



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

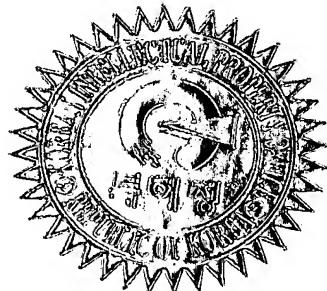
This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

**CERTIFIED COPY OF
PRIORITY DOCUMENT**

출원번호 : 10-2003-0021311
Application Number

출원년월일 : 2003년 04월 04일
Date of Application APR 04, 2003

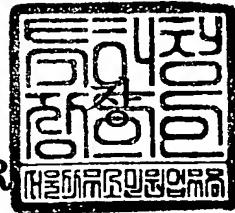
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2004년 04월 09일

특허청

COMMISSIONER



【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0001		
【제출일자】	2003.04.04		
【발명의 명칭】	액정표시장치, 박막 트랜지스터 표시판 및 그의 제조 방법		
【발명의 영문명칭】	LIQUID CRYSTAL DISPLAY, THIN FILM TRANSISTOR ARRAY PANEL AND METHOD FOR MANUFACTURING THE SAME		
【출원인】			
【명칭】	삼성전자 주식회사		
【출원인코드】	1-1998-104271-3		
【대리인】			
【명칭】	유미특허법인		
【대리인코드】	9-2001-100003-6		
【지정된변리사】	김원근, 박종하		
【포괄위임등록번호】	2002-036528-9		
【발명자】			
【성명의 국문표기】	김동규		
【성명의 영문표기】	KIM, DONG GYU		
【주민등록번호】	630901-1162114		
【우편번호】	449-846		
【주소】	경기도 용인시 수지읍 풍덕천리 1167번지 523동 1305호		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 유미특허법인 (인)		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	16	면	16,000 원
【우선권주장료】	0	건	0 원
【심사청구료】	0	항	0 원
【합계】	45,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

【요약서】**【요약】**

절연 기판 위에 형성되어 있으며 게이트 전극과 게이트선을 포함하는 게이트 배선, 상기 게이트 배선 위에 형성되어 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있는 반도체층, 상기 반도체층 위에 형성되어 있는 데이터선, 상기 데이터선과 연결되어 있는 소스 전극 및 상기 게이트 전극 상부에서 소스 전극과 각각 대향하고 있는 드레인 전극을 포함하는 데이터 배선, 상기 데이터 배선 위에 형성되어 있는 제1 보호막, 상기 제1 보호막 위에 형성되어 있는 색필터, 상기 색필터 위에 소정의 패턴으로 형성되어 있어서 화소간 경계를 형성하고 있는 제2 보호막, 상기 색필터 위에 형성되어 있으며, 드레인 전극과 전기적으로 연결되어 있고, 변이 데이터선과 상기 제2 보호막과 중첩되어 있는 화소 전극을 포함하는 박막 트랜지스터 표시판을 마련한다. 이렇게 하면, 제2 보호막이 색 필터의 화소 전극으로 덮이지 않은 부분을 덮어 보호하면서도 화소 전극 아래에는 형성되어 있지 않기 때문에 제2 보호막으로 인하여 광투과율이 저하되는 것을 방지할 수 있다.

【대표도】

도 1

【색인어】

액정표시장치, 보호막, 색 필터, 투과율, 박막트랜지스터

【명세서】**【발명의 명칭】**

액정표시장치, 박막 트랜지스터 표시판 및 그의 제조 방법{LIQUID CRYSTAL DISPLAY, THIN FILM TRANSISTOR ARRAY PANEL AND METHOD FOR MANUFACTURING THE SAME}

【도면의 간단한 설명】

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 배치도이고,

도 2는 도 1의 II-II'선에 대한 단면도이고,

도 3는 도 1의 III-III'선 및 III'-III''선에 대한 단면도이고,

도 4a 및 도 4b는 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판을 제조하는 중간 단계에서의 단면도이고,

도 5a 및 도 5b는 도 4a 및 도 4b의 다음 단계에서의 단면도이고,

도 6은 본 발명의 제2 실시예에 따른 액정 표시 장치의 배치도이고,

도 7는 도 6의 VII-VII'선에 대한 단면도이고,

도 8은 도 6의 VIII-VIII'선 및 VIII'-VIII''선에 대한 단면도이고,

도 9a 및 도 9b는 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판을 제조하는 중간 단계에서의 단면도이고,

도 10a 및 도 10b는 도 9a 및 도 9b의 다음 단계에서의 단면도이고,

도 11a 및 도 11b는 도 10a 및 도 10b의 다음 단계에서의 단면도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<12> 본 발명은 액정 표시 장치에 관한 것으로서, 특히 색 필터를 보호하면서, 광투과율을 향상시키는 액정표시장치용 박막 트랜지스터 표시판의 그 제조방법에 관한 것이다.

<13> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어진다. 두 전극에 전압을 인가하여 액정층에 전계를 생성하고 전기장의 세기를 변화시켜 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 투과율을 조절하여 화상을 표시한다.

<14> 액정 표시 장치 중에서도 현재 주로 사용되는 것은 두 표시판에 전극이 각각 형성되어 있고 전극에 인가되는 전압을 스위칭하는 박막 트랜지스터를 가지고 있는 액정 표시 장치이며, 두 기판 중 하나에는 게이트선 및 데이터선과 같은 다수의 배선, 화소 전극 및 화소 전극에 전달되는 데이터 신호를 제거하는 박막 트랜지스터가 형성되어 있으며(이하 박막 트랜지스터 표시판이라 함), 나머지 다른 표시판에는 화소 전극과 마주하는 공통 전극 및 적(R), 녹(G), 청(B)의 색 필터가 형성되는 것이 일반적이다.

<15> 이러한 액정 표시 장치의 휘도를 향상하기 위해서는 높은 개구율을 확보하는 것이 중요한 과제이다. 이를 위하여 색 필터를 박막 트랜지스터와 동일한 기판에 형성하는 것으로, 두 기판 사이의 공정 마진(margin)을 최소화하여 개구율을 향상시키는 방법이 제시되었으며, 이때 색 필터의 형성 이후에 형성되는 다른 막의 패턴(이하 화소 전극이라 함)을 형성하기 위한 사

진 식각 공정 시에 다른 막들이 손상되는 것을 방지하는 동시에 화소 전극의 프로파일(profile)을 양호하게 형성하기 위하여 평탄화 특성이 우수한 유기 절연막을 형성한다.

<16> 그러나, 이러한 액정 표시 장치의 제조 방법에서, 박막 트랜지스터의 드레인 전극과 화소 전극을 연결하기 위해서는 색 필터 및 유기 절연막에 접촉 구멍을 형성해야 하는데, 색 필터 및 유기 절연막은 모두 유기막이며 이들은 두께가 너무 두껍기 때문에, 식각공정에서 양호한 프로파일을 가지는 접촉 구멍을 형성하기 어려운 문제점이 있었으며, 또한, 색 필터와 화소 전극 사이에 형성된 유기 절연막으로 인하여, 화소 전극 패턴을 형성하기 위한 식각 공정으로부터 색 필터는 보호 할 수 있으나, 유기 절연막의 두께로 인하여 광투과율이 감소되는 바, 그로 인하여, 옐로우쉬(yellowish) 현상이 발생되는 문제점이 있었다

【발명이 이루고자 하는 기술적 과제】

<17> 본 발명이 이루고자 하는 기술적 과제는 색 필터를 보호하면서 광 투과율을 증가시킬 수 있는 액정표시장치용 박막 트랜지스터 표시판을 제공하는 것이다.

【발명의 구성 및 작용】

<18> 이러한 과제를 해결하기 위하여 본 발명에서는 다음과 같은 박막 트랜지스터 표시판과 액정 표시 장치를 마련한다.

<19> 절연 기판 위에 형성되어 있으며 게이트 전극과 게이트선을 포함하는 게이트 배선, 상기 게이트 배선 위에 형성되어 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있는 반도체층, 상기 반도체층 위에 형성되어 있는 데이터선, 상기 데이터선과 연결되어 있는 소스 전극 및 상기 게이트 전극 상부에서 소스 전극과 각각 대향하고 있는 드레인 전극을 포함하는 데이터 배선, 상기 데이터 배선 위에 형성되어 있는 제1 보호막, 상기 제1 보호막 위에 형성되어

있는 색필터, 상기 색필터 위에 소정의 패턴으로 형성되어 있어서 화소간 경계를 형성하고 있는 제2 보호막, 상기 색필터 위에 형성되어 있으며, 드레인 전극과 전기적으로 연결되어 있고, 변이 데이터선과 상기 제2 보호막과 중첩되어 있는 화소 전극을 포함하는 박막 트랜지스터 표시판을 마련한다.

<20> 이때, 상기 게이트선과 나란하게 형성되어 있는 유지 전극선 및 상기 유지 전극선에 연결되어 있으며 상기 유지 전극선보다 폭이 넓은 유지 전극을 더 포함하고, 상기 드레인 전극은 상기 화소 전극과 연결되는 부분의 폭이 확장되어 있고 이 부분이 상기 유지 전극과 중첩하는 것이 바람직하다.

<21> 상기 제1 보호막은 유지 또는 무기 절연 물질로 형성하고, 상기 제1 보호막 위에 형성되어 있는 색필터는 상기 데이터선에 의하여 구분되어 있는 화소 열을 따라 적색, 녹색 및 청색 색필터가 각각 길게 형성되어 있으며 적색, 녹색 및 청색이 반복적으로 나타난다.

<22> 또, 상기 색필터는 상기 드레인 전극 위에서 제거되어 있으며 상기 화소 전극은 상기 색필터가 제거된 영역과 상기 제1 보호막을 관통하는 접촉구를 통하여 상기 드레인 전극과 연결되어 있을 수 있다. 이 때, 상기 접촉구 주변의 상기 제1 보호막은 상기 색필터가 제거된 영역을 통하여 노출되어 있을 수 있다.

<23> 상기 화소 전극과 동일한 물질로 이루어져 있으며 상기 게이트선 및 상기 데이터선의 일단과 각각 접촉하는 제1 및 제2 접촉 보조 부재를 더 포함 할 수 있다.

<24> 상기 제2 보호막은 유전율이 낮은 아크릴계의 유기 절연 물질로 이루어져 있고, 화소 전극의 일부분과 중첩되게 형성되어 있을 수 있다.

<25> 상기 화소 전극은 상기 제1 및 제2 보호막을 관통하는 접촉구를 통하여 상기 드레인 전극과 연결되어 있다

<26> 상기 반도체층은 상기 데이터선 아래에 형성되어 있으며 상기 데이터선과 실질적으로 동일한 평면 패턴을 가지는 데이터선부와 상기 소스 전극 및 상기 드레인 전극의 아래 및 그 주변에 형성되어 있는 채널부를 포함할 수 있다.

<27> 또는, 제1 절연 기판, 상기 제1 절연 기판 위에 형성되어 있는 제1 신호선, 상기 제1 절연 기판 위에 형성되어 있으며 상기 제1 신호선과 절연되어 교차하고 있고 굴절부를 가지는 제2 신호선, 상기 제1 신호선과 상기 제2 신호선이 교차하여 정의하는 화소 영역마다 형성되어 있는 화소 전극, 상기 제1 신호선, 상기 제2 신호선 및 상기 화소 전극과 연결되어 있는 박막 트랜지스터, 상기 제1 절연 기판과 대향하고 있는 제2 절연 기판, 상기 제2 절연 기판 위에 형성되어 있는 공통 전극, 상기 제1 절연 기판과 상기 제2 절연 기판 중의 적어도 일측에 형성되어 있는 도메인 분할 수단, 상기 제1 절연 기판과 상기 제2 절연 기판 사이에 주입되어 있는 액정층을 포함하고, 상기 화소 영역은 상기 도메인 분할 수단에 의하여 복수의 도메인으로 분할되고 상기 도메인의 장면 2개는 인접한 상기 제2 신호선의 굴절부와 실질적으로 나란한 액정 표시 장치를 마련한다.

<28> 이 때, 상기 액정층에 포함되어 있는 액정은 음의 유전율 이방성을 가지며 상기 액정은 그 장축이 상기 제1 및 제2 기판에 대하여 수직으로 배향되어 있고, 상기 도메인 분할 수단은 상기 공통 전극이 가지는 절개부일 수 있다.

<29> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

<30> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 위에 있다고 할 때, 이는 다른 부분 바로 위에 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 바로 위에 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

<31> 그러면 도면을 참고로 하여 본 발명의 실시예에 따른 다중 도메인 액정 표시 장치에 대하여 설명한다.

<32> 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 배치도이고, 도 2는 도 1의 II-II'선에 대한 단면도이고, 도 3는 도 1의 III-III'선 및 III'-III''선에 대한 단면도이다.

<33> 먼저, 박막 트랜지스터 표시판에 대하여 상세히 설명한다.

<34> 절연 기판(110) 위에 가로 방향으로 게이트선(121)이 형성되어 있고, 게이트선(121)에 돌기의 형태로 게이트 전극(123)이 연결되어 있다. 게이트선(121)의 한쪽 끝부분(125)은 외부 회로와의 연결을 위하여 폭이 확장되어 있다.

<35> 또 절연 기판(110) 위에는 유지 전극선(131)과 유지 전극(133)이 형성되어 있다. 유지 전극선(131)은 가로 방향으로 뻗어 있고 유지 전극(133)은 마름모꼴 또는 직사각형을 유지 전극선(131)에 대하여 45도 기울여 놓은 형태로 유지 전극선(131)에 연결되어 있다.

<36> 게이트 배선(121, 123, 125) 및 유지 전극 배선(131, 133)은 물리 화학적 특성이 우수한 Cr 또는 Mo 합금 등으로 이루어지는 제1층(211, 231, 251, 311, 331)과, 저항이 작은 Al 또는 Ag 합금 등으로 이루어지는 제2층(212, 232, 252, 312, 332)의 이중층으로 형성되어 있다. 이

들 게이트 배선(121, 123, 125) 및 유지 전극 배선(131, 133)은 필요에 따라서는 단일층으로 형성하거나 또는 3중층 이상으로 형성할 수도 있다.

<37> 게이트 배선(121, 123, 125) 및 유지 전극 배선(131, 133)의 위에는 게이트 절연막(140)이 형성되어 있다.

<38> 게이트 절연막(140) 위에는 비정질 규소 등의 반도체로 이루어진 반도체층(151, 154)이 형성되어 있다. 반도체층(151, 154)은 박막 트랜지스터의 채널을 형성하는 채널부 반도체층(154)과 데이터선(171) 아래에 위치하는 데이터선부 반도체층(151, 154)의 위에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n⁺ 수소화 비정질 규소 따위의 물질로 만들어진 저항성 접촉층(161, 163, 165)이 형성되어 있다. 저항성 접촉층(161, 163, 165)도 데이터선 아래에 위치하는 데이터선부 접촉층(161)과 소스 전극(173) 및 드레인 전극(175) 아래에 각각 위치하는 소스부 접촉층(163)과 드레인부 접촉층(165)으로 이루어져 있다.

<39> 저항성 접촉층(161, 163, 165) 및 게이트 절연막(140) 위에는 데이터 배선(171, 173, 175, 179)이 형성되어 있다. 데이터 배선(171, 173, 175, 179)은 길게 뻗어 있으며 데이터선(121)과 교차하여 화소를 정의하는 데이터선(171), 데이터선(171)의 분지이며 저항성 접촉층(163)의 상부까지 연장되어 있는 소스 전극(173), 소스 전극(173)과 분리되어 있으며 게이트 전극(123)에 대하여 소스 전극(173)의 반대쪽 저항성 접촉층(165) 상부에 형성되어 있는 드레인 전극(175)으로 이루어져 있다. 데이터선(171)의 한쪽 끝부분(179)은 외부 회로와 연결하기 위하여 폭이 확장되어 있다.

<40> 여기서, 데이터선(171)은 화소의 길이를 주기로 하여 반복적으로 굽은 부분과 세로로 뻗은 부분이 나타나도록 형성되어 있다. 이 때, 데이터선(171)의 굽은 부분은 두 개의 직선 부분으로 이루어지며, 이들 두 개의 직선 부분 중 하나는 게이트선(121)에 대하여 실질적으로 45도

를 이루고, 다른 한 부분은 게이트선(121)에 대하여 실질적으로 -45도를 이룬다. 데이터선(171)의 세로로 뻗은 부분에는 소스 전극(173)이 연결되어 있고, 이 부분이 게이트선(121) 및 유지 전극선(131)과 교차한다.

<41> 따라서, 게이트선(121)과 데이터선(171)이 교차하여 이루는 화소 영역은 꺾인 띠 모양으로 형성된다.

<42> 또, 드레인 전극(175)은 화소 전극(190)과 연결되는 부분이 직사각형 모양으로 넓게 확장되어서 유지 전극(133)과 중첩하고 있다. 이와 같이, 드레인 전극(175)은 유지 전극(133)과 게이트 절연막(140)만을 사이에 두고 중첩함으로써 유지 용량을 형성한다.

<43> 데이터 배선(171, 173, 175, 179) 위에는 질화규소 등의 무기 절연 물질로 이루어진 제1 보호막(801)이 형성되어 있다. 여기서 제1 보호막(801)은 감광성 유기 물질을 노광 및 현상하여 형성한다. 필요에 따라서는 보호막(801)을 감광성이 없는 유기 물질을 도포하고 사진 식각 공정을 통하여 형성할 수도 있으나 감광성 유기 물질로 제1 보호막(801)을 형성하는 것에 비하여 형성 공정이 복잡해진다.

<44> 제1 보호막(801) 위에는 적색, 녹색 및 청색의 색필터(230R, 230G, 230B)가 형성되어 있다. 색필터(230R, 230G, 230B)는 각각 데이터선(171)에 의하여 구획되는 화소 열을 따라 세로로 길게 형성되어 있고 화소의 모양을 따라 주기적으로 구부러져 있다. 또한, 색필터(230R, 230G, 230B)는 이웃하는 색필터(230R, 230G, 230B)가 데이터선(171) 위에서 서로 부분적으로 중첩되어 있어서 데이터선(171) 위에서 언덕을 이루고 있다.

<45> 색필터(230R, 230G, 230B)가 중첩되는 영역 위에는 유전율이 낮은 아크릴계의 유기 절연 물질로 이루어진 제2 보호막(802)이 형성되어 있다. 여기서, 제2 보호막(802)은 유전율이 낮은

아크릴계의 유기 절연 물질의 우수한 평탄화 특성에 의하여 색필터(230R, 230G, 230B)의 중첩에 의하여 형성된 언덕의 단차를 완화시키면서 평탄하게 형성되어 있다.

<46> 드레인 전극(175) 위와 데이터선의 폭이 확장되어 있는 끝부분(179)의 위에는 제1 및 제2 보호막(801, 802)을 관통하여 드레인 전극(175)과 데이터선의 끝부분(179)을 각각 드러내는 접촉구(181, 183)가 형성되어 있다. 또, 게이트선의 폭이 확장되어 있는 끝부분(179)의 위에는 제1 및 제2 보호막(801, 802)과 함께 게이트 절연막(140)을 관통하여 게이트선의 끝부분(179)을 노출하는 접촉구(182)가 형성되어 있다.

<47> 이때, 이들 접촉구(181, 182, 183)의 측벽은 기판 면에 대하여 30도에서 85도 사이의 완만한 경사를 가지거나, 계단형 프로파일(profile)을 가진다.

<48> 또, 이들 접촉구(181, 182, 183)는 각을 가지거나 원형의 다양한 모양으로 형성될 수 있으며, 면적은 $2\text{mm} \times 60\mu\text{m}$ 를 넘지 않으며, $0.5\text{mm} \times 15\mu\text{m}$ 이상인 것이 바람직하다.

<49> 한편, 색필터(230R, 230G, 230B)는 드레인 전극(175) 위에서는 제거되어 있어서 드레인 전극(175)을 노출하는 접촉구(181)는 제1 및 제2 보호막(801, 802)만을 관통하고 있다. 또한, 화소를 구성하지 않는 게이트선의 끝부분(125)과 데이터선의 끝부분(179)에도 색필터(230R, 230G, 230B)를 형성하지 않는다.

<50> 한편, 제2 보호막(802)도 질화 규소 또는 산화 규소 등의 무기 절연 물질로 형성할 수도 있다.

<51> 제2 보호막(802) 위에는 접촉구(181)를 통하여 드레인 전극(175)과 연결되어 있으며 화소 영역의 모양을 따라 꺾인 띠 모양으로 화소 전극(190)이 형성되어 있다. 여기서, 화소 전극(190)은 제2 보호막(802)의 일부분과 중첩되게 형성 할 수 있다.

<52> 또 보호막(180) 위에는 접촉구(182, 183)를 통하여 게이트선의 끝부분(125)과 데이터선의 끝부분(179)과 각각 연결되어 있는 접촉 보조 부재(95, 97)가 형성되어 있다. 여기서, 화소 전극(190) 및 접촉 보조 부재(95, 97)는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)로 이루어져 있다.

<53> 이제, 도 2, 도 3을 참고로 하여 공통 전극 표시판에 대하여 설명한다.

<54> 유리 등의 투명한 절연 물질로 이루어진 상부 기판(210)의 아래 면에 ITO 또는 IZO 등의 투명한 도전 물질로 이루어져 있으며 절개부(271)를 가지는 공통 전극(270)이 형성되어 있고, 공통 전극 위에는 빛샘을 방지하기 위한 블랙 매트릭스(220)가 형성되어 있다.

<55> 여기서 블랙 매트릭스(220)는 데이터선(171)의 굽은 부분에 대응하는 선형 부분과 데이터선(171)의 세로로 뻗은 부분 및 박막 트랜지스터 부분에 대응하는 삼각형 부분을 포함한다. 또한, 박막 트랜지스터 부분에 대응하는 블랙 매트릭스(220)은 박막 트랜지스터 표시판에 형성한 제2 보호막의 두께에 의해 공통 전극 표시판과 박막 트랜지스터 표시판 사이의 단차가 완화되어 낮은 두께로 형성되어 있다.

<56> 공통 전극(270)의 절개부(271) 역시 구부러져 있어서 굽은 화소 영역을 좌우로 양분하는 모양으로 형성되어 있다. 또, 절개부(271)의 양단은 한번 더 구부러져서 한쪽 끝은 게이트선(121)과 나란하고 다른 한쪽 끝은 데이터선(171)의 세로로 뻗은 부분과 나란하다.

<57> 이상과 같은 구조의 박막 트랜지스터 표시판과 공통 전극 표시판을 결합하고 그 사이에 액정을 주입하여 액정층(3)을 형성하면 본 발명의 제1 실시예에 따른 액정 표시 장치의 기본 패널이 이루어진다.

<58> 액정층(3)에 포함되어 있는 액정 분자는 화소 전극(190)과 공통 전극(270) 사이에 전계가 인가되지 않은 상태에서 그 방향자가 하부 기판(110)과 상부 기판(210)에 대하여 수직을 이루도록 배향되어 있고, 음의 유전율 이방성을 가진다.

<59> 박막 트랜지스터 표시판과 공통 전극 표시판은 공통 전극(270)의 절개부(271)가 화소 전극(190)의 좌우 중앙에 정확하게 중첩되도록 정렬된다. 이렇게 하면, 화소 영역은 절개부(271)에 의하여 복수의 도메인으로 분할된다. 이 때, 화소 영역은 절개부(271)에 의하여 좌우로 양분되나, 화소의 꺾인 부분을 중심으로 하여 상하에서 액정의 배향 방향이 서로 달라서 4개의 도메인으로 분할된다.

<60> 액정 표시 장치는 이러한 기본 패널 양측에 편광판, 백라이트, 보상판 등의 요소들을 배치하여 이루어진다. 이 때 편광판은 기본 패널 양측에 각각 하나씩 배치되며 그 투과축은 게이트선(121)에 대하여 나란하거나 수직을 이루도록 배치한다.

<61> 이러한 구조의 액정 표시 장치는 색필터(230R, 230G, 230B)가 박막 트랜지스터 기판에 형성되므로 두 표시판의 정렬마진이 확대되고, 오버코트막(미도시)을 생략할 수 있는 등의 추가적인 이점을 갖는다.

<62> 이러한 구조의 액정 표시 장치용 박막 트랜지스터 표시판을 제조하는 방법에 대하여 설명한다.

<63> 도 4a 및 도 4b는 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판을 제조하는 중간 단계에서의 단면도이고, 도 5a 및 도 5b는 도 4a 및 도 4b의 다음 단계에서의 단면도이다.

<64> 먼저, 도 4a 및 도 4b에 도시한 바와 같이, Cr 또는 Mo 합금 등으로 이루어지는 제1 금속층(211, 231, 251, 311, 331)과 저항이 작은 Al 또는 Ag 합금 등으로 이루어지는 제2 금속층(212, 232, 252, 312, 332)을 스퍼터링 따위의 방법으로 연속 적층하고 마스크를 이용한 첫 번째 사진 식각 공정으로 건식 또는 습식 식각하여, 기판(110) 위에 게이트선(121, 125) 및 게이트 전극(123)을 포함하는 게이트 배선과 유지 전극선(131) 및 유지 전극(133)을 포함하는 유지 배선을 형성한다.(제1 마스크)

<65> 다음, 게이트 절연막(140), 수소화 비정질 규소층 및 인(P) 따위의 n형 불순물이 고농도로 도핑되어 있는 비정질 규소층을 화학 기상 증착법을 이용하여 각각 1,500 Å 내지 5,000 Å, 500 Å 내지 2,000 Å, 300 Å 내지 600 Å의 두께로 연속 증착하고, 마스크를 이용한 사진 식각 공정으로 도핑된 비정질 규소층과 비정질 규소층을 차례로 패터닝하여 채널부가 연결되어 있는 저항성 접촉층과 비정질 규소층(151, 154)을 형성한다.(제2 마스크)

<66> 이어, Cr 또는 Mo 합금 등으로 이루어지는 제1 금속층(711, 731, 751, 791)과, 저항이 작은 Al 또는 Ag 합금 등으로 이루어지는 제2 금속층(712, 732, 752, 792) 따위의 도전체층을 스퍼터링 등의 방법으로 1,500 Å 내지 3,000 Å의 두께로 증착한 다음 마스크를 이용한 사진 식각 공정으로 패터닝하여 데이터선(171, 179), 소스 전극(173), 드레인 전극(175)을 포함하는 데이터 배선을 형성한다.(제3 마스크)

<67> 다음, 소스 전극(173)과 드레인 전극(175)으로 가려지지 않은 저항성 접촉층을 식각하여 소스 전극(173)과 드레인 전극(175) 사이의 반도체층(154)을 드러내고 양쪽으로 분리된 저항성 접촉층(163, 165)을 형성한다.

<68> 이어, 도 5a 및 도 5b에 나타낸 바와 같이, 데이터 배선(171, 173, 175, 179) 위에 질화 규소 등의 무기 절연 물질을 증착하고 사진 식각하여 드레인 전극(175), 게이트선의 끝부분

(125) 및 데이터선의 끝부분(179)을 노출하는 접촉구를 가지는 제1 보호막(801)을 형성한다.(제4 마스크)

<69> 다음, 색소가 첨가된 감광 물질을 도포, 노광 및 현상하는 과정을 3회 반복하여 적, 녹, 청색 색 필터(230R, 230G, 230B)를 형성한다. .(제5 내지 제7 마스크)

<70> 이어, 적, 녹, 청색 색 필터(230R, 230G, 230B) 위에 유전율이 낮은 아크릴계의 유기 젤 연 물질을 도포하여 제2 보호막(802)를 형성하고, 광마스크(500)를 통하여 노광한다.(제8 마스크)

<71> 이어서, 제2 보호막(180)을 현상하여 접촉구(181, 182, 183)를 형성한다. 다음, 도 2 및 도 3에 나타낸 바와 같이, 접촉구(181, 182, 183)를 통해 노출되어 있는 배선의 제2 금속층(252, 752, 792)을 식각하여 제거하고, ITO 또는 IZO를 400 Å 내지 500 Å 두께로 증착하고 사진 식각하여 제2 보호막의 일부분과 중첩하는 화소 전극(190)과 접촉 보조 부재(95, 97)를 형성한다.(제9 마스크)

<72> 도 6은 본 발명의 제2 실시예에 따른 액정 표시 장치의 배치도이고, 도 7은 도 6의 VII-VII'선에 대한 단면도이고, 도 8은 도 6의 VIII-VIII'선 및 VIII'-VIII''선에 대한 단면도이다.

<73> 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판은 제1 실시예에 비하여 다음과 같은 특징을 가진다.

<74> 데이터선(171, 179), 소스 전극(173) 및 드레인 전극(175)을 포함하는 데이터 배선 아래에 이와 실질적으로 동일한 패턴으로 접촉층(161, 163, 165, 169)이 형성되어 있다. 또, 소스

전극(173)과 드레인 전극(175) 사이의 채널부가 연결되어 있는 것을 제외하고 비정질 규소층(151, 154, 159)도 데이터 배선과 실질적으로 동일한 패턴을 가진다.

<75> 제2 실시예는 제1 실시예에 비하여 사진 식각 공정을 1회 감소시킨 공정에 의하여 제조된 박막 트랜지스터 표시판을 사용한 것이다. 즉, 제1 실시예와 제2 실시예의 관계와 유사하다.

<76> 그러면 이러한 구조적 특징을 가지는 박막 트랜지스터 표시판의 제조 방법에 대하여 설명한다.

<77> 도 9a 및 도 9b는 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판을 제조하는 중간 단계에서의 단면도이고, 도 10a 및 도 10b는 도 9a 및 도 9b의 다음 단계에서의 단면도이고, 도 11a 및 도 11b는 도 10a 및 도 10b의 다음 단계에서의 단면도이다.

<78> 먼저, 도 9a 및 9b에 도시한 바와 같이, Cr 또는 Mo 합금 등으로 이루어지는 제1 금속층(211, 231, 251, 311, 331)과 저항이 작은 Al 또는 Ag 합금 등으로 이루어지는 제2 금속층(212, 232, 252, 312, 332)을 스퍼터링 따위의 방법으로 연속 적층하고 마스크를 이용한 첫 번째 사진 식각 공정으로 건식 또는 습식 식각하여, 기판(110) 위에 게이트선(121, 125) 및 게이트 전극(123)을 포함하는 게이트 배선과 유지 전극선(131) 및 유지 전극(133)을 포함하는 유지 배선을 형성한다.(제1 마스크)

<79> 다음, 질화 규소로 이루어진 게이트 절연막(140), 비정질 규소층(150), n형 불순물이 고농도로 도핑된 비정질 규소로 이루어진 접촉층(160)을 화학 기상 증착법을 이용하여 각각 1,500 Å 내지 5,000 Å, 500 Å 내지 2,000 Å, 300 Å 내지 600 Å의 두께로 연속 증착하고, 이어 Cr 또는 Mo 합금 등으로 이루어지는 제1 금속층(701)과 저항이 작은 Al 또는 Ag 합금 등

으로 이루어지는 제2 금속층(702)을 스퍼터링 따위의 방법으로 연속 적층하고, 그 위에 감광막(PR)을 $1\mu\text{m}$ 내지 $2\mu\text{m}$ 의 두께로 도포한다.

<80> 그 후, 마스크를 통하여 감광막(PR)을 노광하여, 도 9a 및 9b에 도시한 바와 같이, 두께 전체가 감광된 부분과 두께의 일부만 감광된 부분을 가지는 감광막 패턴(PR)을 형성한다.

<81> 이어서 감광막(PR)을 현상하면 박막 트랜지스터의 채널부, 즉 소스 전극(173)과 드레인 전극(175) 사이에 위치한 부분은 데이터 배선이 형성될 부분(데이터 배선부)에 위치한 부분보다 두께가 작게 되고, 기타 부분의 감광막은 모두 제거된다. 이 때, 채널부에 남아 있는 감광막의 두께와 데이터 배선부에 남아 있는 감광막의 두께의 비는 후술할 식각 공정에서의 공정 조건에 따라 다르게 하여야 하되, 전자의 두께를 후자의 두께의 $1/2$ 이하로 하는 것이 바람직 하며, 예를 들면, $4,000 \text{ \AA}$ 이하인 것이 좋다.(제2 마스크)

<82> 이와 같이, 위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있으며, 도 9a 및 도 9b에서와 같이 슬릿(slit)을 이용하거나 격자 형태의 패턴을 형성하거나 반투명막을 사용한다.

<83> 이때, 슬릿 사이에 위치한 패턴의 선 폭이나 패턴 사이의 간격, 즉 슬릿의 폭은 노광시 사용하는 노광기의 분해능보다 작은 것이 바람직하며, 반투명막을 이용하는 경우에는 마스크를 제작할 때 투과율을 조절하기 위하여 다른 투과율을 가지는 박막을 이용하거나 두께가 다른 박막을 이용할 수 있다.

<84> 이와 같은 마스크를 통하여 감광막에 빛을 조사하면 빛에 직접 노출되는 부분에서는 고분자들이 완전히 분해되며, 슬릿 패턴이나 반투명막이 형성되어 있는 부분에서는 빛의 조사량이 적으므로 고분자들은 완전 분해되지 않은 상태이며, 차광막으로 가려진 부분에서는 고분자

가 거의 분해되지 않는다. 이어 감광막을 현상하면, 고분자 분자들이 분해되지 않은 부분만이 남고, 빛이 적게 조사된 중앙 부분에는 빛에 전혀 조사되지 않은 부분보다 얇은 두께의 감광막을 남길 수 있다. 이때, 노광 시간을 길게 하면 모든 분자들이 분해되므로 그렇게 되지 않도록 해야 한다.

<85> 이러한 얇은 두께의 감광막은 리플로우가 가능한 물질로 이루어진 감광막을 도포하고 빛이 완전히 투과할 수 있는 부분과 빛이 완전히 투과할 수 없는 부분으로 나뉘어진 통상적인 마스크를 사용하여 노광한 다음, 현상하고 리플로우시켜 감광막이 잔류하지 않는 부분으로 감광막의 일부를 흘러내리도록 함으로써 형성할 수도 있다.

<86> 이어, 감광막 패턴(PR) 및 그 하부의 막들, 즉 제1 및 제2 금속층(701, 702), 접촉층(160) 및 반도체층(150)에 대한 식각을 진행한다. 이때, 데이터 배선부에는 데이터 배선 및 그 하부의 막들이 그대로 남아 있고, 채널부에는 반도체층만 남아 있어야 하며, 나머지 부분에는 위의 3개 층(150, 160, 701, 702)이 모두 제거되어 게이트 절연막(140)이 드러나야 한다.

<87> 먼저, 노출되어 있는 제1 제2 금속층(701, 702)을 제거하여 그 하부의 중간층(160)을 노출시킨다. 이 과정에서는 건식 식각 또는 습식 식각 방법을 모두 사용할 수 있으며, 이때 제1 및 제2 금속층(701, 702)은 식각되고 감광막 패턴(PR)은 거의 식각되지 않는 조건 하에서 행하는 것이 좋다. 그러나, 건식 식각의 경우 금속층(701, 702)만을 식각하고 감광막 패턴(PR)은 식각되지 않는 조건을 찾기가 어려우므로 감광막 패턴(PR)도 함께 식각되는 조건 하에서 행할 수 있다. 이 경우에는 습식 식각의 경우보다 채널부 감광막의 두께를 두껍게 하여 이 과정에서 채널부 감광막이 제거되어 그 아래의 제2 금속층(702)이 드러나는 일이 생기지 않도록 한다.

<88> 이렇게 하면, 채널부 및 데이터 배선부의 제1 및 제2 금속층(701, 702)만이 남고 기타 부분의 제1 및 제2 금속층(701, 702)은 모두 제거되어 그 하부의 접촉층(160)이 드러난다.

<89> 이어, 기타 부분의 노출된 접촉층(160) 및 그 하부의 비정질 규소층(150)을 채널부 감광막과 함께 건식 식각 방법으로 동시에 제거한다. 이 때의 식각은 감광막 패턴(PR)과 접촉층(160) 및 반도체층(150)(반도체층과 접촉층은 식각 선택성이 거의 없음)이 동시에 식각되며 게이트 절연막(140)은 식각되지 않는 조건 하에서 행하여야 하며, 특히 감광막 패턴(PR)과 반도체층(150)에 대한 식각비가 거의 동일한 조건으로 식각하는 것이 바람직하다. 예를 들어, SF6과 HCl의 혼합 기체나, SF6과 O₂의 혼합 기체를 사용하면 거의 동일한 식각율로 두 막을 식각할 수 있다. 감광막 패턴(PR)과 반도체층(150)에 대한 식각율이 동일한 경우 채널부 감광막의 두께는 반도체층(150)과 중간층(160)의 두께를 합한 것과 같거나 그보다 작아야 한다.

<90> 이렇게 하면, 채널부의 감광막이 제거되어 제2 금속층(702)이 드러나고, 기타 부분의 접촉층(160) 및 반도체층(150)이 제거되어 그 하부의 게이트 절연막(140)이 드러난다. 한편, 데이터 배선부의 감광막 역시 식각되므로 두께가 얇아진다. 또한, 이 단계에서 반도체층 패턴(151, 154, 159)이 완성된다.

<91> 이어 애싱(ashing)을 통하여 채널부(C)의 제2 금속층(702)의 표면에 남아 있는 감광막 찌꺼기를 제거한다.

<92> 다음, 도 10a 및 10b에 도시한 바와 같이 채널부의 제1 및 제2 금속층(701, 702) 및 그 아래의 접촉층(160)을 식각하여 제거한다. 이 때, 식각은 제1 및 제2 금속층(701, 702)과 접촉층(160) 모두에 대하여 건식 식각만으로 진행할 수도 있으며, 제1 및 제2 금속층(701, 702)에 대해서는 습식 식각으로, 접촉층(160)에 대해서는 건식 식각으로 행할 수도 있다. 전자의 경우 제1 및 제2 금속층(701, 702)과 접촉층(160)의 식각 선택비가 큰 조건 하에서 식각을 행하는 것이 바람직하다. 이는 식각 선택비가 크지 않을 경우 식각 종점을 찾기가 어려워 채널부에 남는 반도체 패턴(154)의 두께를 조절하기가 쉽지 않기 때문이다. 습식 식각과 건식 식각을

번갈아 하는 후자의 경우에는 습식 식각되는 제1 및 제2 금속층(701, 702)은 언더컷이 발생하나, 건식 식각되는 접촉층(160)은 언더컷이 거의 발생하지 않으므로 계단 모양으로 만들어진다. 접촉층(160a, 160b) 및 반도체 패턴(151a, 151b)을 식각할 때 사용하는 식각 기체의 예로는 CF4와 HCl의 혼합 기체나 CF4와 O2의 혼합 기체를 들 수 있으며, CF4와 O2를 사용하면 균일한 두께로 채널부 반도체 패턴(154)을 남길 수 있다.

<93> 이렇게 하면, 소스 전극(173)과 드레인 전극(175)이 분리되면서 데이터 배선(171, 173, 175, 179)과 그 하부의 접촉층 패턴(161, 163, 165, 169)이 완성된다.

<94> 다음, 도 11a 및 도 11b에 도시한 바와 같이, 데이터 배선(171, 173, 175, 179) 위에 질화규소 등의 무기 절연 물질을 증착하고 사진 식각하여 제1 보호막(801)을 형성한다.(제3 마스크)

<95> 다음, 색소가 첨가된 감광 물질을 도포, 노광 및 현상하는 과정을 3회 반복하여 적, 녹, 청색 색 필터(230R, 230G, 230B)를 형성한다.(제4 내지 제6 마스크)

<96> 이어, 적, 녹, 청색 색 필터(230R, 230G, 230B) 위에 유전율이 낮은 아크릴계의 유기 절연 물질을 도포하여 제2 보호막(802)를 형성하고, 광마스크(500)를 통하여 노광하고 현상하여 접촉구(181, 182, 183)를 형성한다.(제7 마스크)

<97> 제2 보호막(802)은 감광성이 없는 유기 물질이나 유전율이 4이하인 저유전율 무기 물질로 형성할 수도 있으나, 이 경우에는 접촉구(181, 182, 183) 형성을 위하여 사진 식각 공정을 사용하여야 한다.

<98> 다음, 도 7 및 도 8에 나타낸 바와 같이, 접촉구(181, 182, 183)를 통해 노출되어 있는 배선의 제2 금속층(252, 752, 792)을 식각하여 제거하고, ITO 또는 IZO를 400 Å 내지 500 Å



1020030021311

출력 일자: 2004/4/10

두께로 증착하고 사진 식각하여 화소 전극(190)과 접촉 보조 부재(95, 97)를 형성한다.(제8 마스크)

<99> 이때, 화소 전극(190) 및 접촉 보조 부재(95, 97)를 IZO로 형성하는 경우에는 식각액으로 크롬 식각액을 사용할 수 있어서 이들을 형성하기 위한 사진 식각 과정에서 접촉구를 통해 드러난 데이터 배선이나 게이트 배선 금속이 부식되는 것을 방지할 수 있다. 이러한 크롬 식각액으로는 $(HN_3/(NH_4)_2Ce(N_3)_6/H_2O)$ 등이 있다. 또한, 접촉부의 접촉 저항을 최소화하기 위해서는 IZO를 상온에서 $200^{\circ}C$ 이하의 범위에서 적층하는 것이 바람직하며, IZO 박막을 형성하기 위해 사용하는 표적(target)은 In203 및 ZnO를 포함하는 것이 바람직하며, ZnO의 함유량은 15-20 at% 범위인 것이 바람직하다.

<100> 한편, ITO나 IZO를 적층하기 전의 예열(pre-heating) 공정에서 사용하는 기체로는 질소를 사용하는 것이 바람직하며, 이는 접촉구(181, 182, 183)를 통해 드러난 금속막의 상부에 금속 산화막이 형성되는 것을 방지하기 위함이다.

<101> 이상에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【발명의 효과】

<102> 이상과 같이, 색 필터의 화소 전극으로 덮이지 않은 부분을 덮어 보호하면서도 화소 전극 아래에는 형성되어 있지 않기 때문에 제2 보호막으로 인하여 광투과율이 저하되는 것을 방지할 수 있게 된다.

<103> 또한, 데이터선을 굴절시켜 화소 영역을 꺾인 띠 모양으로 형성하면 인접한 화소 사이의 측방 향 전계가 도메인의 형성을 돋는 방향으로 작용하여 도메인이 안정하게 형성되고, 편광판의 투과축을 게이트선에 대하여 수직 또는 나란한 방향으로 배치하므로 편광판을 저렴하게 제조할 수 있으면서도 모든 도메인에서 액정의 배향 방향이 편광판의 투과축과 45도를 이루게 되어 빛 샘이 최소화된다.

【특허청구범위】**【청구항 1】**

절연 기판 위에 형성되어 있으며 게이트 전극과 게이트선을 포함하는 게이트 배선,
상기 게이트 배선 위에 형성되어 있는 게이트 절연막,
상기 게이트 절연막 위에 형성되어 있는 반도체층,
상기 반도체층 위에 형성되어 있는 데이터선, 상기 데이터선과 연결되어 있는 소스 전극 및
상기 게이트 전극 상부에서 소스 전극과 각각 대향하고 있는 드레인 전극을 포함하는 데이터
배선,
상기 데이터 배선 위에 형성되어 있는 제1 보호막,
상기 제1 보호막 위에 형성되어 있는 색필터,
상기 색필터 위에 소정의 패턴으로 형성되어 있어서 화소간 경계를 형성하고 있는 제2 보호막,
상기 색필터 위에 형성되어 있으며, 드레인 전극과 전기적으로 연결되어 있고, 변이 데이터선
과 상기 제2 보호막과 중첩되어 있는 화소 전극을 포함하는 박막 트랜지스터 표시판.

【청구항 2】

제1항에서,
상기 게이트선과 나란하게 형성되어 있는 유지 전극선 및 상기 유지 전극선에 연결되어
있으며 상기 유지 전극선보다 폭이 넓은 유지 전극을 더 포함하고, 상기 드레인 전극은 상기
화소 전극과 연결되는 부분의 폭이 확장되어 있고 이 부분이 상기 유지 전극과 중첩하고 있는
박막 트랜지스터 표시판.

【청구항 3】

제1항에서,

상기 제2 보호막은 유기 절연 물질과 감광성이 있는 물질 및 무지 절연 물질 중 어느 하나의 물질로 이루어져 있는 박막 트랜지스터 표시판.

【청구항 4】

제1항에서,

상기 색필터는 상기 드레인 전극 위에서 제거되어 있으며 상기 화소 전극은 상기 색필터가 제거된 영역과 상기 제1 보호막을 관통하는 접촉구를 통하여 상기 드레인 전극과 연결되어 있는 박막 트랜지스터 표시판.

【청구항 5】

제1항에서,

상기 화소 전극과 동일한 물질로 이루어져 있으며 상기 게이트선 및 상기 데이터선의 일단과 각각 접촉하는 제1 및 제2 접촉 보조 부재를 더 포함하는 박막 트랜지스터 표시판.

【청구항 6】

제1항에서,

상기 반도체층은 상기 데이터선 아래에 형성되어 있으며 상기 데이터선과 실질적으로 동일한 평면 패턴을 가지는 데이터선부와 상기 소스 전극 및 상기 드레인 전극의 아래 및 그 주변에 형성되어 있는 채널부를 포함하는 박막 트랜지스터 표시판.

【청구항 7】

절연 기판 위에 게이트선 및 이와 연결된 게이트 전극을 포함하는 게이트 배선을 형성하는 단계,

상기 게이트 배선을 덮는 게이트 절연막을 형성하는 단계,

상기 게이트 절연막 위에 반도체층을 형성하는 단계,

상기 반도체층 위에 데이터 배선을 형성하는 단계,

상기 데이터 배선 위에 제1 보호막을 형성하는 단계,

상기 제1 보호막 위에 적, 녹, 청의 안료를 포함하는 감광성 물질을 이용하여 색필터를 형성하는 단계,

상기 색필터 위에 소정의 패턴으로 형성되어서 화소간 경계를 형성하는 제2 보호막을 형성하는 단계,

상기 색필터 위에 드레인 전극과 전기적으로 연결되고, 변이 상기 제2 보호막과 중첩되어 있는 화소 전극을 형성하는 단계를 포함하는 박막 트랜지스터 표시판의 제조방법.

【청구항 8】

제7항에서,

상기 제2 보호막은 유기 절연 물질, 감광성이 있는 물질 및 무기절연 물질 중 어느 하나의 물질 선택하여 형성하는 박막 트랜지스터 표시판의 제조방법.

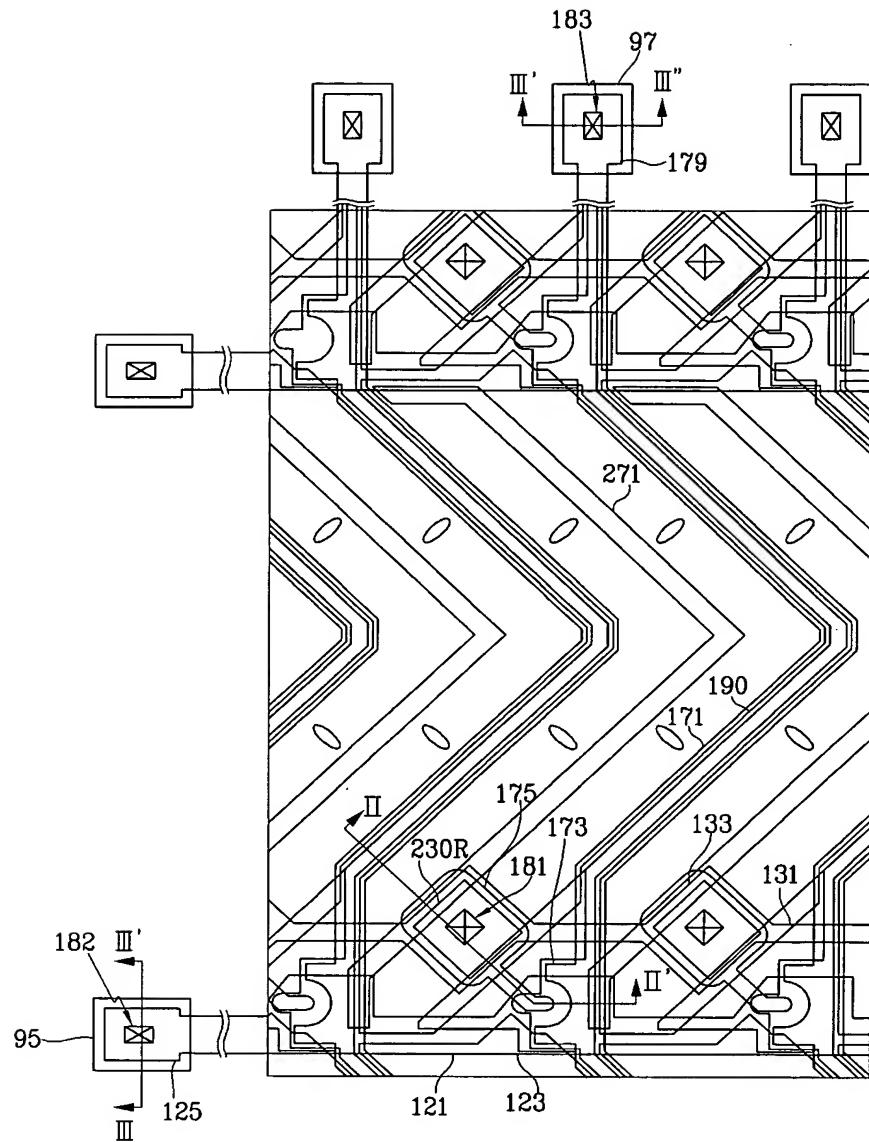
【청구항 9】

제7항에서,

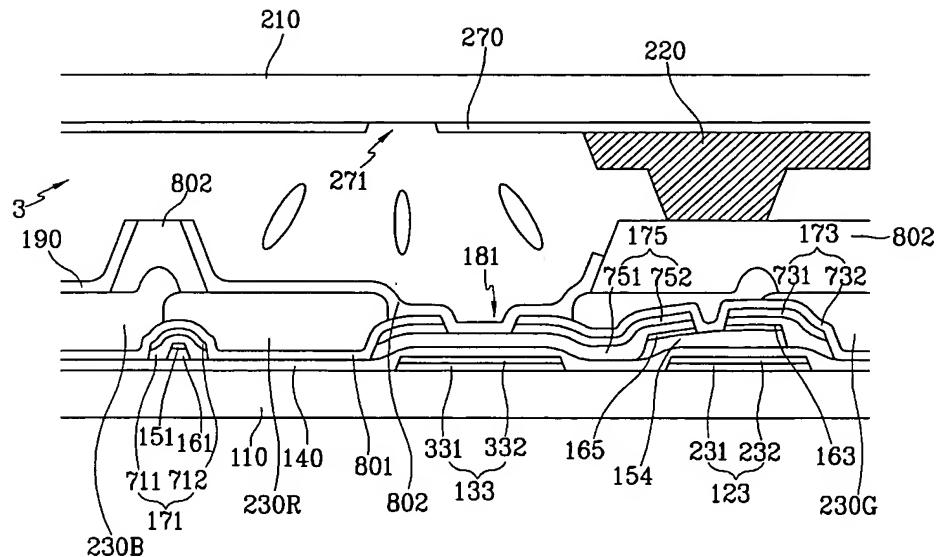
상기 색필터는 상기 드레인 전극 위에서 제거하고, 상기 화소 전극은 상기 색필터가 제거된 영역과 상기 제1 보호막을 관통하는 접촉구를 통하여 상기 드레인 전극과 연결하는 박막 트랜지스터 표시판의 제조 방법.

【도면】

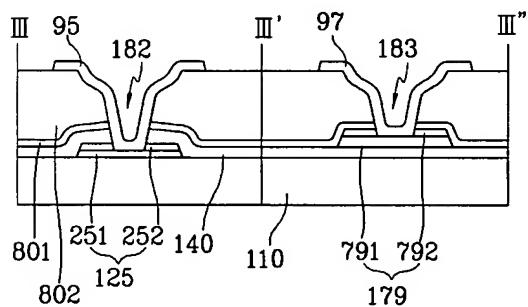
【도 1】



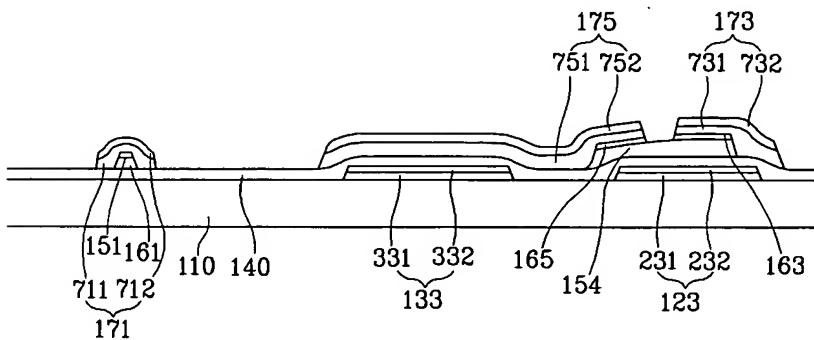
【도 2】



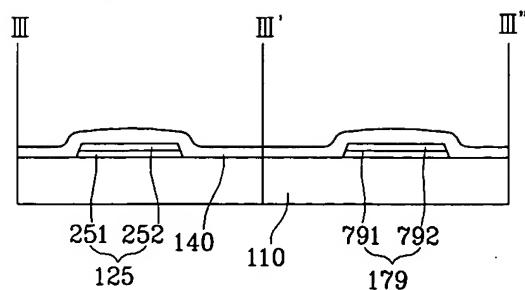
【도 3】



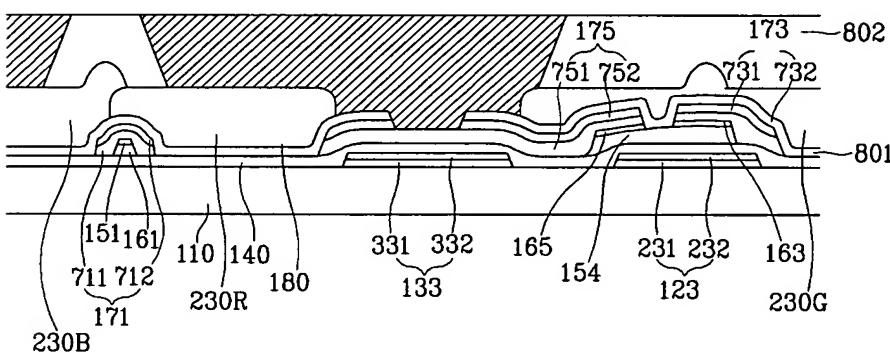
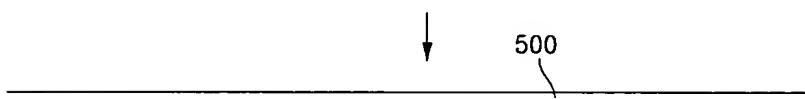
【도 4a】



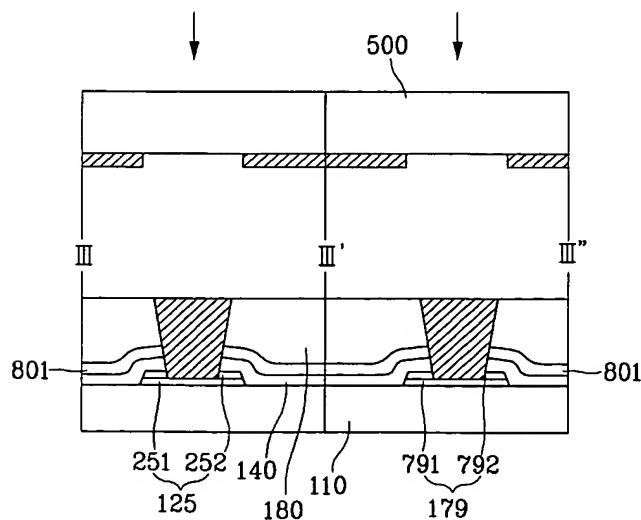
【도 4b】



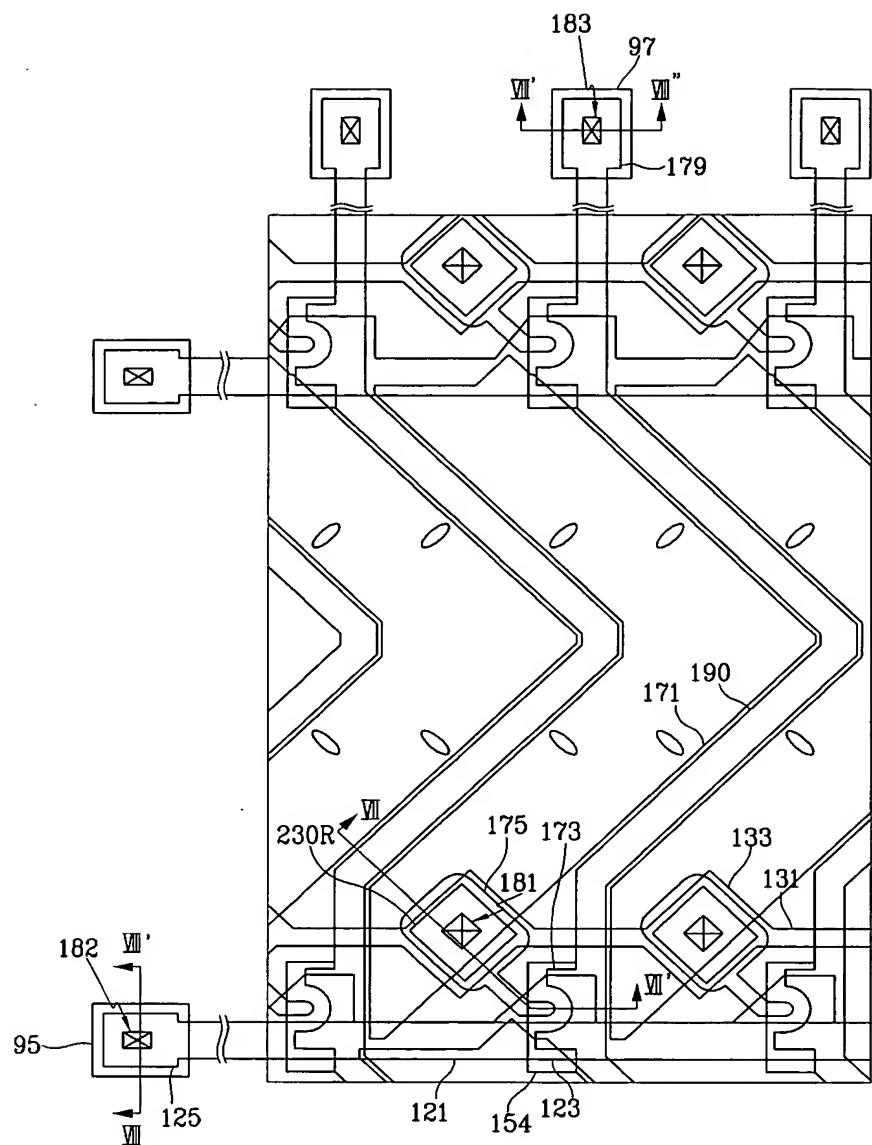
【도 5a】



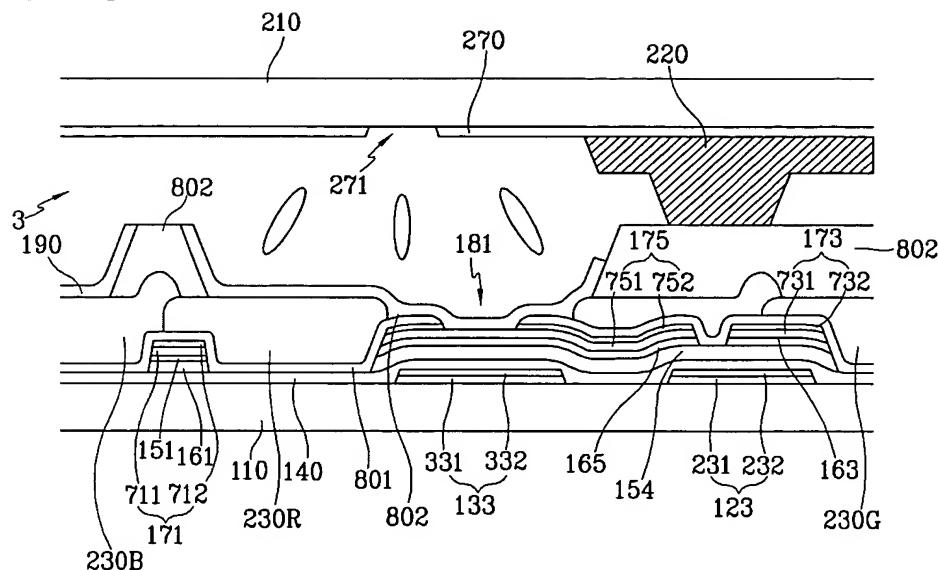
【도 5b】



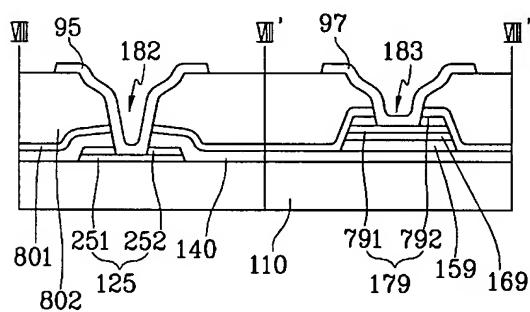
【도 6】



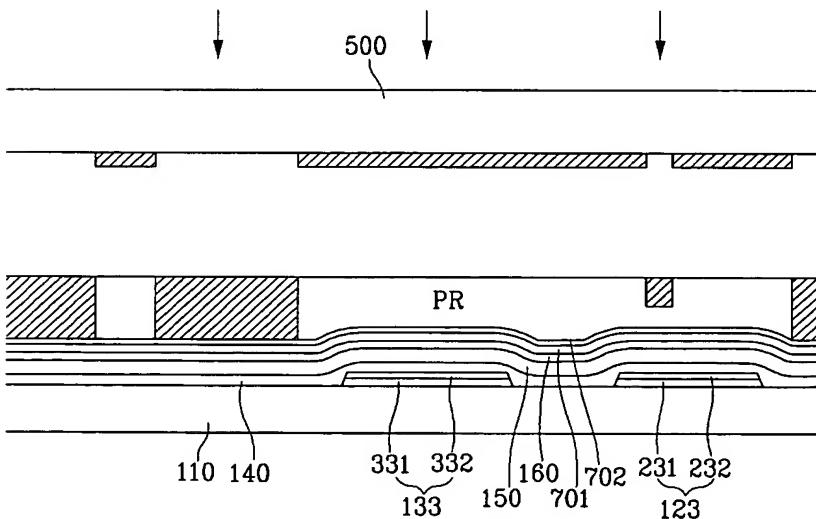
【도 7】



【도 8】



【도 9a】

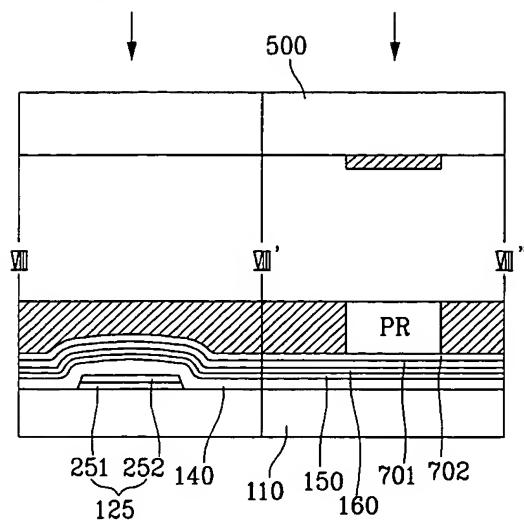




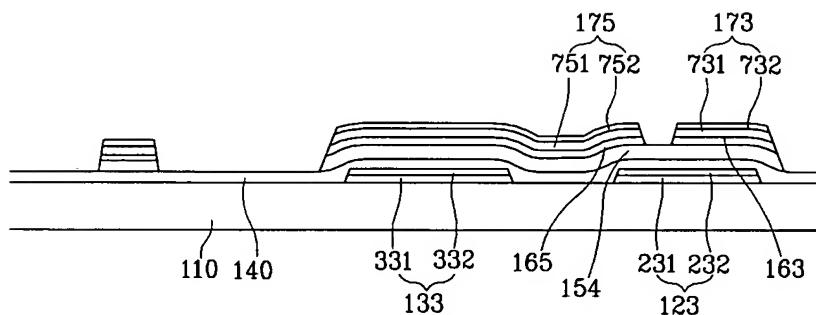
1020030021311

출력 일자: 2004/4/10

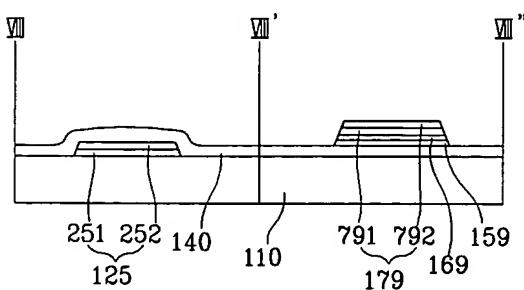
【도 9b】



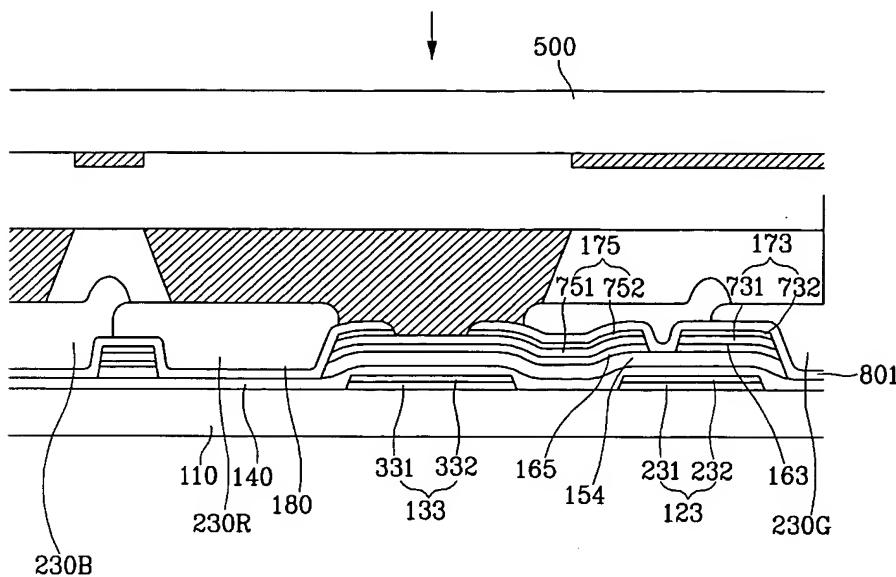
【도 10a】



【도 10b】



【도 11a】



【도 11b】

